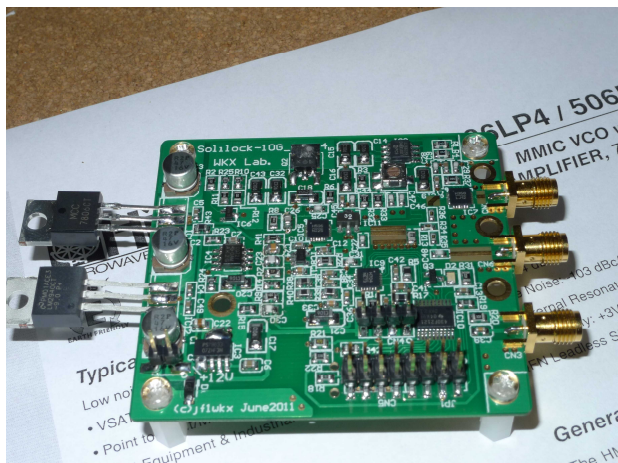


10GHz帯PLL方式局発(Solilock-10G Ver2)の試作

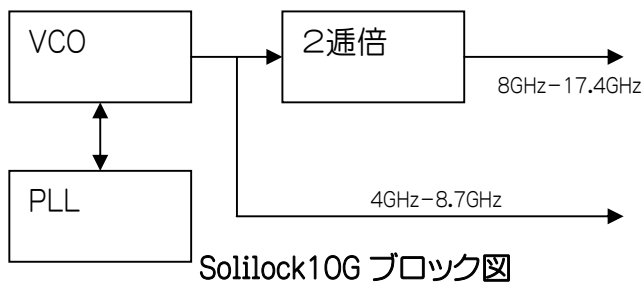
2011/8/27 JF1WKX

2010年のマイクロエーブミーティングにて4GHz帯~6GHz帯を直接発振し二乗倍出力するPLL方式発振器を発表しました。

さらに高い周波数のトランスバータに対応するために①位相雑音(CN)を改善し、②出力周波数範囲を最高17GHzまでカバーするPLL発振器を製作しました。



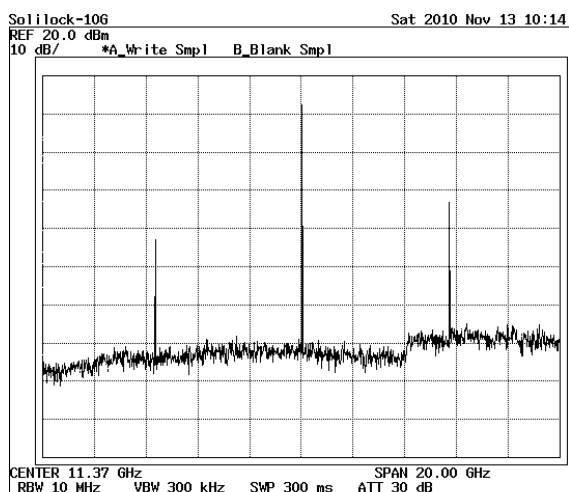
構成



出力レベルは、+13dBm以上得られています。

スプリアス

VHFからの通倍ではなく、GHz帯を直接発振させているのでスプリアスがありません。



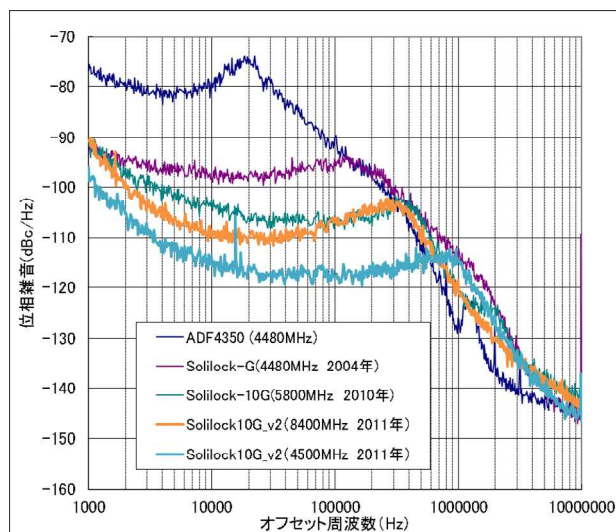
11.37GHz±10GHzのスペクトラム

位相雑音の改善

PLLの雑音は、位相比較器等の回路、基準信号、VCOに起因します。

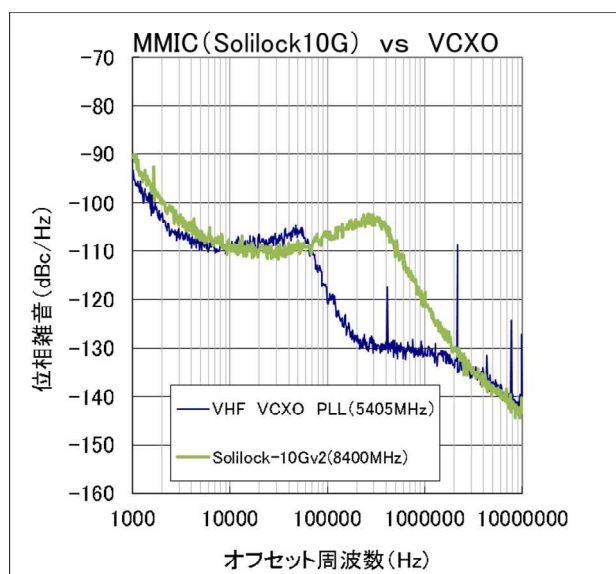
<位相比較器>ADF4350、Solilock-G(ADF4107)に比べ、SiGeプロセスのSolilock-10Gは位相雑音が小さくなっています。

<基準信号>10MHzの基準信号では、5800MHz換算で概ね-100dBc/Hzが限度です。さらに上を目指すのであれば100MHz等の高い周波数の基準信号が必要になります。



<VCO>

Solilock-10GとVHF水晶PLL(上図はドイツ製局発ユニットの例)を比較すると、バンド内の雑音はほぼ同じレベルです。バンド外は100kHz~2MHzの範囲でSolilock-10Gの方が位相雑音が大きくなっています。



頒布

Solilock 10Gを使ってみたい方は、<http://www.solilock.com/>をご参照ください。